

EINRICHTUNG MIT EINER GABELSCHALTUNG

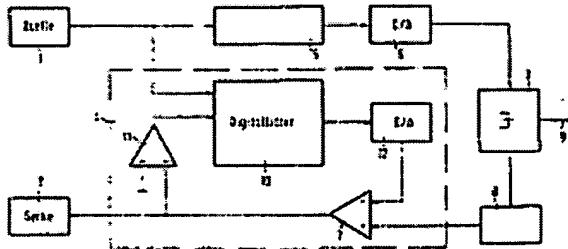
Patent number: DE2944686
Publication date: 1981-05-07
Inventor: BOSTELMANN GERT DR ING (DE)
Applicant: STANDARD ELEKTRIK LORENZ AG (DE)
Classification:
 - **international:** H04L5/14; H04L25/03
 - **European:** H04B3/23
Application number: DE19792944686 19791106
Priority number(s): DE19792944686 19791106

Also published as:
 CH651978 (A5)

Report a data error here

Abstract of DE2944686

In a hybrid circuit for connecting a source (1) and a sink (2) to a two-wire connection line (9) for digital duplex transmission according to the duplex method, the coefficients of a non-recursive digital filter (10) are set to suppress the source signal components in the sink signal in such a way that the mean error component is minimised. The source (1) is connected via a filter (5) and a D/A converter (6) to the hybrid circuit (3). A sample and hold component (8) is fed from the sink arm of the hybrid circuit whose output is connected to the non-inverting input of a subtraction circuit (7) comprising an operational amplifier in the compensation circuit (4). The sink (2) is connected to the output of the subtraction circuit.



Data supplied from the **esp@cenet** database - Worldwide

⑩ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES
PATENTAMT

Offenlegungsschrift

⑪ DE 29 44 686 A 1

⑩ Int. Cl. 3:

H 04 L 5/14

H 04 L 25/03

24

⑩ Aktenzeichen:

P 29 44 686.4-31

⑩ Anmeldetag:

6. 11. 79

⑩ Offenlegungstag:

7. 5. 81

Seite 1 von 1

⑩ Anmelder:

Standard Elektrik Lorenz AG, 7000 Stuttgart, DE

⑩ Erfinder:

Bostelmann, Gert, Dr.-Ing., 7251 Hemmingen, DE

DE 29 44 686 A 1

Prüfungsantrag gem. § 44 PatG ist gestellt

⑩ Einrichtung mit einer Gabelschaltung

DE 29 44 686 A 1

STANDARD ELEKTRIK LORENZ
AKTIENGESELLSCHAFT
STUTTGART

2944686

G.Bostelmann-2

Patentansprüche

1. Einrichtung mit einer Gabelschaltung zum Anschluß einer Quelle und einer Senke an eine Zweidraht-Verbindungsleitung zur digitalen Duplexübertragung im Gleichlagerverfahren und mit einer Kompensationsschaltung zur Unterdrückung eines Fehlersignals, das durch die eigenen Quellensignalanteile im Senkensignal hervorgerufen wird, die ein nichtrekursives Digitalfilter mit durch das Fehlersignal einstellbaren Koeffizienten aufweist, dem das Quellensignal zugeführt wird und dessen Ausgang mit dem einen Eingang einer Subtraktionsschaltung verbunden ist, wobei am anderen Eingang das empfangene Senkensignal anliegt, dadurch gekennzeichnet, daß die adaptive Einstellung der Koeffizienten des nichtrekursiven Digitalfilters derart erfolgt, daß eine Minimierung des mittleren Fehlerbetrages eintritt.
2. Einrichtung nach Anspruch 1, dadurch gekennzeichnet, daß die Nachstellung der Koeffizienten mit einer festen Schrittweise erfolgt.
3. Einrichtung nach Anspruch 2, dadurch gekennzeichnet, daß die Nachstellung nach einer Anzahl (G) von Taktintervallen erfolgt.

Wr/Sch

05.11.1979

130019/0590

ORIGINAL INSPECTED

4. Einrichtung nach Anspruch 3, dadurch gekennzeichnet, daß das Digitalfilter aus einer Speicherkette (T) für das Quellensignal, deren Stufen ($T_1 \dots T_j$) jeweils eine Verzögerung um ein Taktintervall aufweisen, einer Anzahl Multiplizierschaltungen ($M_0 \dots M_j$), die jeweils an die entsprechenden Ausgänge der Speicherstufen ($T_1 \dots T_j$) und an den Ausgang einer Schaltung (11) zur Bestimmung des Vorzeichens des Senkensignales angeschlossen sind, einer Anzahl Zähler ($Z_0 \dots Z_j$) zur Mittelwertbildung über jeweils die Anzahl (G) von Taktintervallen, die jeweils von den Multiplizierschaltungen ($M_0 \dots M_j$) gesteuert werden, einer Anzahl von Speichern ($C_0 \dots C_j$) für die einzelnen Koeffizienten des Digitalfilters, wobei die Speicher jeweils über eine nach jeweils der Anzahl (G) der Taktintervalle aktivierten UND-Schaltung ($U_0 \dots U_j$) mit den jeweiligen Zählerschaltungen ($Z_0 \dots Z_j$) verbunden sind, und einer Summationsschaltung (13) besteht, die über von dem Signal an den Ausgängen der Speicherstufen ($T_1 \dots T_j$) gesteuerten Schaltern ($S_0 \dots S_j$) den jeweils positiven oder negativen Koeffizientenwert aus den Speichern (C) erhält und die einen auf die Subtraktions- schaltung (7) wirkenden Digital/Analogwandler (12) speist.
5. Einrichtung nach Anspruch 4, dadurch gekennzeichnet, daß die Multiplizierschaltungen ($M_0 \dots M_j$) aus Exklusiv-ODER-Schaltungen bestehen.
6. Einrichtung nach Anspruch 4, dadurch gekennzeichnet, daß die Zählerschaltungen ($Z_0 \dots Z_j$) zur Mittelwertbildung aus Vorwärts/Rückwärts-Zählern bestehen, deren höchstwertiges Bit das Vorzeichen des Mittelwertes angibt.

2944686

G.Bostelmann-2

7. Einrichtung nach Anspruch 4, dadurch gekennzeichnet, daß die Speicher (C) aus Vorwärts/Rückwärts-Zählern bestehen, an deren Q-Ausgängen die positiven und an deren \bar{Q} -Ausgängen die negativen Zahlenwerte der Koeffizienten anliegen.
8. Einrichtung nach Anspruch 4, dadurch gekennzeichnet, daß die Schaltung (11) zur Bestimmung des Vorzeichens aus einem von dem kompensierten Senkensignal gesteuerten Komparator besteht.

130019/0590

Einrichtung mit einer Gabelschaltung

Die Erfindung bezieht sich auf eine Einrichtung mit einer Gabelschaltung zum Anschluß einer Quelle und einer Senke an eine Zweidraht-Verbindungsleitung zur digitalen Duplexübertragung im Gleichlageverfahren und mit einer Kompensationsschaltung zur Unterdrückung

5 von eigenen Quellensignalanteilen im Senkensignal, die ein nichtrekursives Digitalfilter mit einstellbaren Koeffizienten aufweist, dem das Quellensignal zugeführt wird und dessen Ausgang mit dem einen Eingang einer Subtraktionsschaltung verbunden ist, wobei am anderen

10 Eingang das empfangene Senkensignal anliegt.

Bei der Duplexübertragung im Gleichlageverfahren über Zweidraht-Verbindungsleitungen erfolgt eine wechselseitige Informationsübertragung über richtungstrennende Gabelschaltungen. Derartige Gabelschaltungen enthalten

15 im allgemeinen Kompromiß-Netzwerke, die nur eine unvollständige Anpassung der Endgeräte an die Vielzahl vorhandener Übertragungsleitungen gestatten. Im Empfangszweig einer Endeinrichtung sind somit dem Empfangssignal Störanteile des eigenen Sendesignals überlagert. Durch

20 Kompensation der Störanteile kann eine verbesserte Richtungstrennung - und damit eine Vergrößerung der Übertragungsreichweite - erzielt werden.

25 Aus der DE-OS 27 40 123 ist eine Kompensationsschaltung für eine Zweidraht-Zweiweg-Datenübertragungsanlage bekannt, bei der das Steuersignal für den Echo-Auslöscher (Kompensationsschaltung) dem Fehlersignal entspricht. Dieses

130019/0590

Fehlersignal wird multiplikativ mit dem Sendesignal verknüpft und das Produktsignal steuert direkt die einzelnen Koeffizienten des nichtrekursiven Digital-
filters. Dieser Nachstellalgorithmus lässt sich mathematisch
5 auf eine Minimierung des quadratischen Fehlers zurück-
führen und erfordert für eine digitale Verarbeitung
eine Amplitudengquantisierung des Fehlersignals und die
Verwendung von Multipliziererschaltungen oder im Fall
binärer Sendesignale zumindestens Akkumulatorschaltungen.
10 Eine direkte Steuerung der einzelnen Filterkoeffizienten
in jeder Taktperiode durch den augenblicklichen Fehlerwert
führt zu periodischen Schwankungen der Koeffizientenwerte,
da auch im Fall vollständiger Kompensation weiterhin eine
Koeffizientennachstellung durch das Empfangssignal
15 erfolgt. Weiterhin wird für das Digitalfilter eine Takt-
frequenz verwendet, die einem Vielfachen des Schrittaktes
entspricht.

Der Erfindung liegt die Aufgabe zugrunde, für die
eingangs genannte Einrichtung eine günstigere Kompensation
20 des in den Senkenzweig gelangten Quellensignals anzu-
geben.

Die Lösung dieser Aufgabe erfolgt mit den im Anspruch 1
angegebenen Mitteln. Vorteilhafte Ausgestaltungen können
den Unteransprüchen entnommen werden.
25 Bei der Einrichtung gemäß der Erfindung weist die Schaltung
zur Kompensation einen einfachen Aufbau auf.

Die Erfindung wird nun anhand von Zeichnungen eines
Ausführungsbeispiels näher erläutert. Es zeigen:

G.Bostelmann-2

Fig.1 ein Blockschaltbild der Einrichtung und

Fig.2 ein Blockschaltbild der Kompensations-
schaltung.

Die Einrichtung weist gemäß Fig.1 eine Quelle 1, eine
5 Senke 2, eine Gabelschaltung 3 und eine Kompensations-
schaltung 4 auf.

Die Quelle 1 ist über ein Filter 5 zur Impulsformung
des Quellensignals und einen Digital/Analog-Wandler 6
mit der Gabelschaltung 3 verbunden. Wird auf eine Formung
10 des Quellensignals verzichtet oder diese in einem
LC-Filter vorgenommen, so kann auf den Digital/Analog-
Wandler 6 verzichtet werden.

Die Gabelschaltung 3 ist an eine Zweidraht-Verbindungs-
leitung 9 angeschlossen, über die die Verbindung zur
15 digitalen Duplexübertragung im Gleichlageverfahren mit
anderen Einrichtungen erfolgt. Vom Senkenzweig der Gabel-
schaltung 3 wird ein Abtast- und Halteglied 8 gespeist,
dessen Ausgang mit dem nichtinvertierenden Eingang einer
20 aus einem Operationsverstärker aufgebauten Subtraktions-
schaltung 7 in der Kompensationsschaltung 4 verbunden ist.
Die Senke 1 ist an den Ausgang der Subtraktionsschaltung 7
angeschlossen.

An die Quelle 1 ist ein nichtrekursives Digitalfilter 10
mit adaptiver Koeffizienteneinstellung angeschlossen,
25 das außerdem mit dem Ausgang eines Komparators 11 verbunden
ist. Der Komparator 11 wird mit dem kompensierten Senken-

signal beaufschlagt und er ist daher mit der Eingangsleitung der Senke 2 verbunden. Der Komparator 11 bestimmt das Vorzeichen des Quellensignales. Das Kompensationsignal am Ausgang des Digitalfilters 10 steuert einen

5 Digital/Analog-Wandler 12, dessen Ausgang mit dem invertierenden Eingang der Subtraktionsschaltung 7 verbunden ist.

Die Differenzbildung in der Subtraktionsschaltung 7 kann auch digital durchgeführt werden. Dann ist zwischen dem

10 Abtast- und Halteglied 8 und dem digitalen Subtraktionsbaustein ein Analog/Digital-Wandler erforderlich. Der Digital/Analog-Wandler 12 und der Komparator 7 entfallen. Das Vorzeichensignal kann direkt dem Subtraktionsbaustein entnommen werden.

15 In Fig.2 ist in einem Blockschaltbild die Kompensations- schaltung 4 dargestellt. Das Signal der Quelle 1 gelangt auf eine Speicherkette T, die T_j Stufen aufweist, die um je ein Taktintervall das Quellensignal verzögern. Das Quellensignal und das verzögerte Quellensignal an

20 den Ausgängen der einzelnen Stufen der Speicherkette T1 bis T_j gelangen je auf eine Multiplizierschaltung M0 bis M_j . Der zweite Eingang der Multiplizierschaltung ist mit dem Ausgang des Komparators 11 verbunden. Da beide Signale am Eingang der Multiplizierschaltung binäre Amplituden- werte aufweisen, genügt für die Multiplikation eine

25 Exklusiv-ODER-Schaltung. Die Multiplizierschaltungen M0 bis M_j steuern Vorwärts/Rückwärts-Zähler Z0 bis Z_j zur Mittel- wertbildung über eine Anzahl von G Taktintervallen. Die Vorwärts/Rückwärtszähler Z genügen in diesem Fall, da das

30 Produktsignal ebenfalls nur zwei Amplitudenstufen aufweist.

Bei positivem Produktwert wird der Zählerstand erhöht und bei negativem Produktwert erniedrigt. Das höchstwertige Bit gibt das Vorzeichen des Mittelwertes an.

5 Die Erzeugung der Taktsignale ist nicht dargestellt, da dies zur Erklärung der Erfindung nicht nötig ist. Die Taktsignale müssen aber aus dem Senkensignal abgeleitet werden, da der Senken- und Quellenweg taktsynchron arbeiten. Die G Taktsignale werden einmal zum Rückstellen der Zähler Z benutzt und zum anderen an UND-Schaltungen

10 10 U₀ bis U_j angelegt, über die der Stand der Zähler Z in als Speicher ausgebildete Zähler C₀ bis C_j gelangt. Die einzelnen Koeffizienten des Digitalfilters sind als Digitalwerte in den Zählern C_j gespeichert. Nach jeweils G Taktintervallen werden entsprechend der Vorzeichen

15 15 der Mittelwerte die Koeffizienten in den Zähler C_j um Eins erhöht oder erniedrigt. Die einzelnen Koeffizientenwerte sind an den Ausgängen der Zähler C_j als positive - Ausgang Q - und negative - Ausgang \bar{Q} - Zahlenwerte verfügbar.

Schalter S₀ bis S_j, gesteuert vom Quellensignal bzw. vom

20 20 verzögerten Quellensignal legen den positiven oder negativen Koeffizientenwert an eine Summationsschaltung 13. Das digitale Summensignal am Ausgang ist das Kompensationssignal und es wird dem Analog/Digital-Wandler 12 zugeführt. Das analoge Kompensationssignal am Ausgang des Wandlers 12

25 25 beaufschlägt die Subtraktionsschaltung 7, in dem es vom empfangenen Senkensignal subtrahiert wird.

Für Quellensignale mit z.B. drei Amplitudenstufen 0 und ± 1 kann dieses in zwei binäre Signale zerlegt werden. Entsprechend müssen die Speicherkette T und die Multiplizierschaltungen M doppelt vorhanden sein. Die 5 Schalter S sind dann dreipolig auszulegen, um über den dritten Anschluß den Wert "0" addieren zu können.

8 Ansprüche
2 Blatt Zeichnung

130019/0590

2944686

Nummer:
Int. Cl. 3:
Anmeldetag:
Offenlegungstag:

29 44 686
H 04 L 5/14
6. November 1979
7. Mai 1981

G. Bostelman - 2

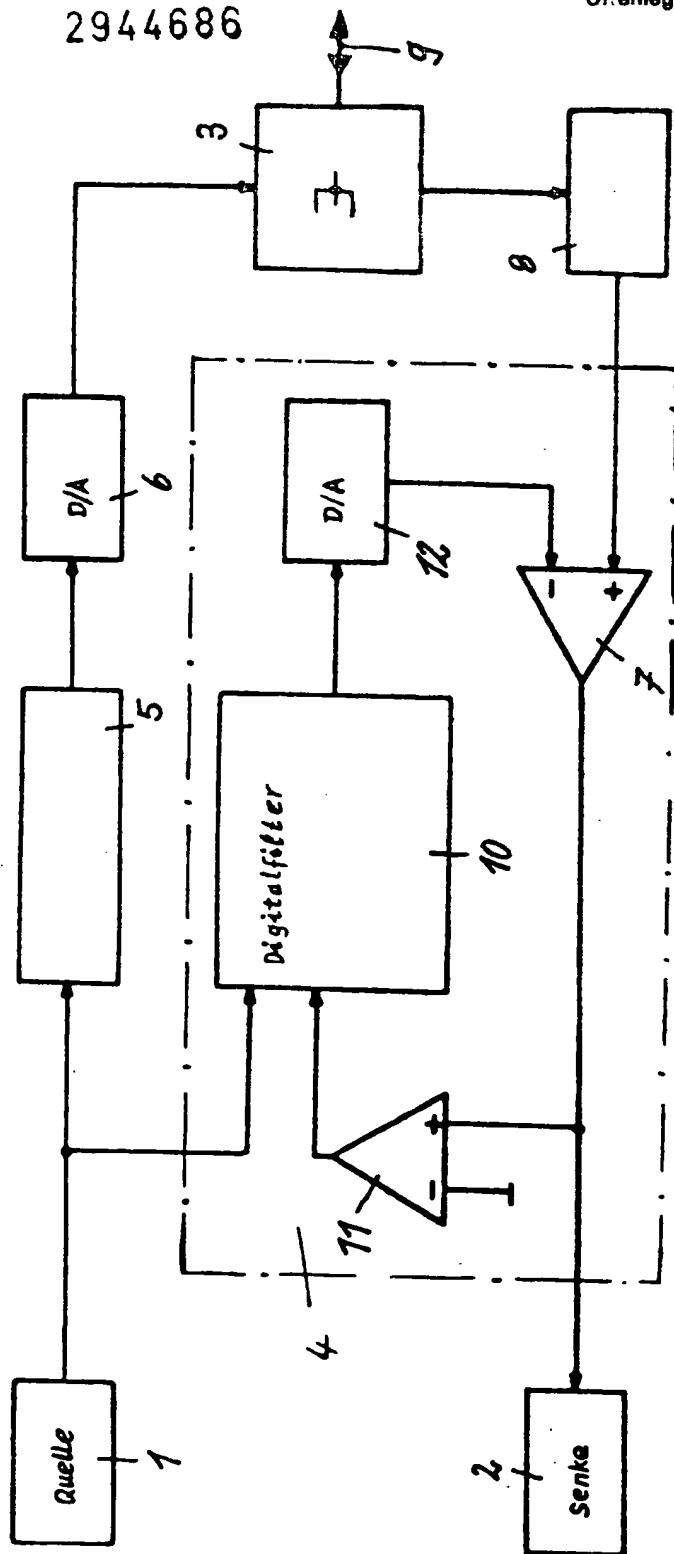


Fig. 1

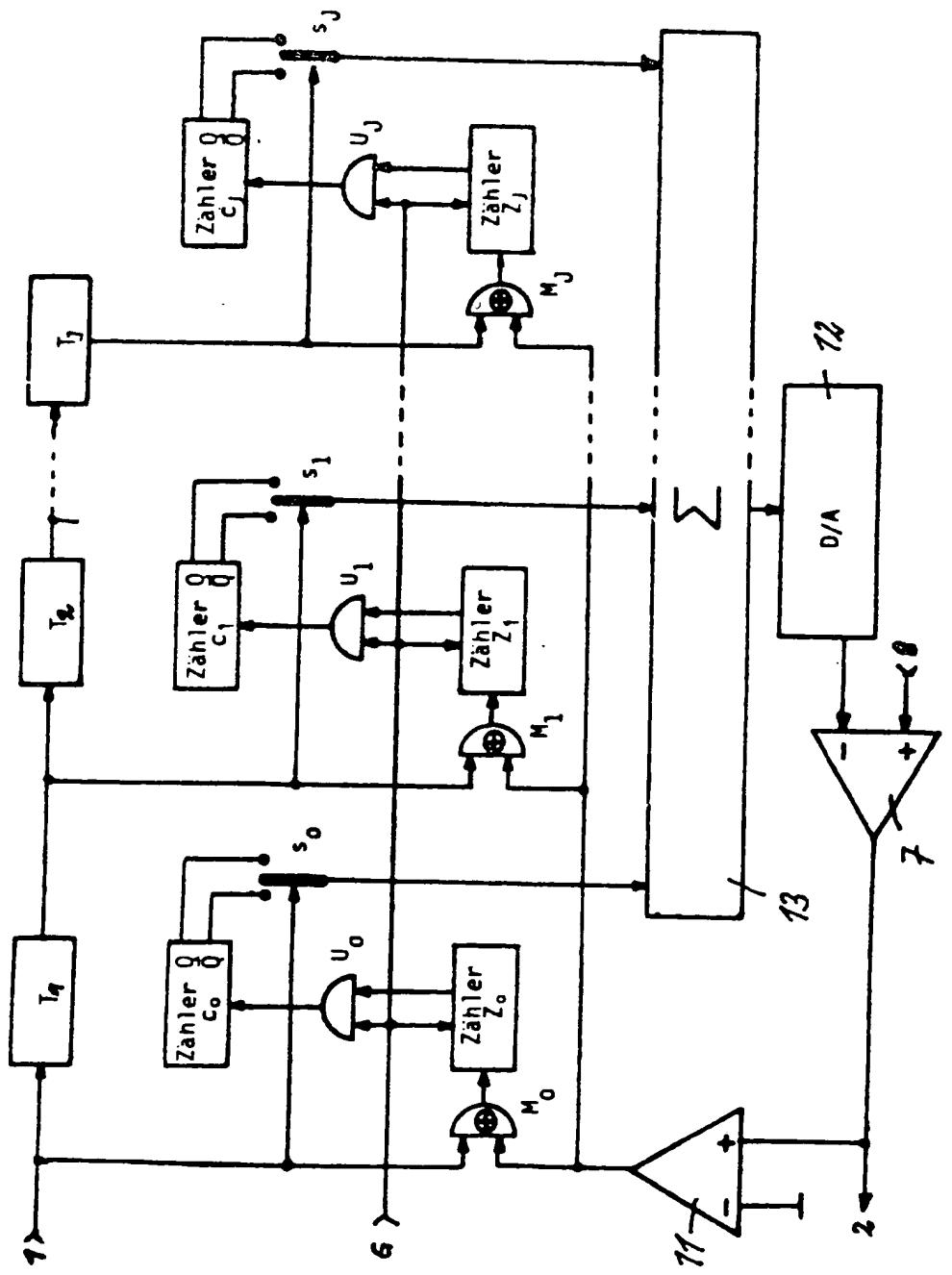
130019/0590

-10-

2944686

G. Bostelman - 2

Fig. 2



130019/0590